

WYDZIAŁ ELEKTRYCZNY

KARTA PRZEDMIOTU

Nazwa w języku polskim:	Układy logiczne
Nazwa w języku angielskim:	Logic design
Kierunek studiów (jeśli dotyczy):	Elektrotechnika
Specjalność (jeżeli dotyczy):	Elektroenergetyka
Stopień studiów i forma:	II stopień, stacjonarna
Rodzaj przedmiotu:	wybieralny
Kod przedmiotu:	ELR052114
Grupa kursów:	NIE

	Wykład	Ćwiczenia	Laboratorium	Projekt	Seminarium
Liczba godzin zajęć zorganizowanych w Uczelni (ZZU):	30		15		
Liczba godzin zajęć całkowitego nakładu pracy studenta (CNPS):	60		30		
Forma zaliczenia:	egzamin		zaliczenie na ocenę		
Dla grupy kursów zaznaczyć kurs końcowy (X):					
Liczba punktów ECTS:	2		1		
w tym liczba punktów odpowiadająca zajęciom o charakterze praktycznym (P):			1		
w tym liczba punktów ECTS odpowiadająca zajęciom wymagającym bezpośredniego kontaktu (BK):	1.40		0.70		

WYMAGANIA WSTĘPNE W ZAKRESIE WIEDZY, UMIEJĘTNOŚCI I INNYCH KOMPETENCJI

1. Znajomość podstaw układów cyfrowych.
2. Znajomość praktycznej realizacji i weryfikacji działania prostych układów cyfrowych.

CELE PRZEDMIOTU

- C1. Poznanie najpopularniejszych układów cyfrowych średniej skali integracji takich jak: sumatory, komparatory, liczniki, rejestry, multipleksery, demultipleksery, konwertery kodów.
- C2. Uzyskanie teoretycznej i praktycznej wiedzy o układach przełączających kombinacyjnych: postać kanoniczna, metoda Karnaugh'a, metoda Quine'a Mc'Cluskey'a, zjawisko hazardu.
- C3. Uzyskanie teoretycznej i praktycznej wiedzy o układach przełączających sekwencyjnych asynchronicznych: metoda tablicy kolejności łączy, automaty Moore'a i Mealy'ego, zjawisko wyścigu.
- C4. Uzyskanie teoretycznej i praktycznej wiedzy o układach przełączających sekwencyjnych synchronicznych.
- C5. Poznanie metod przedstawiania warunków działania układu, wyboru metody projektowania, praktycznych metod syntezy i analizy oraz sposobów realizacji układów logicznych. Umiejętność pracy w zespole.

PRZEDMIOTOWE EFEKTY UCZENIA SIĘ

Z zakresu wiedzy:

- PEU_W01 Ma wiedzę w zakresie budowy i działania najpopularniejszych układów cyfrowych średniej skali integracji.
- PEU_W02 Ma wiedzę w zakresie działania oraz metod analizy i syntezy kombinacyjnych układów logicznych.
- PEU_W03 Ma wiedzę w zakresie działania oraz metod analizy i syntezy sekwencyjnych (asynchronicznych i synchronicznych) układów logicznych.

Z zakresu umiejętności:

- PEU_U01 Potrafi praktycznie wykorzystać najpopularniejsze układy cyfrowe średniej skali integracji.
- PEU_U02 Potrafi dokonać analizy i syntezy oraz praktycznie zrealizować kombinacyjne układy logiczne z wykorzystaniem metod minimalizacji oraz wyeliminować zjawisko hazardu.
- PEU_U03 Potrafi dokonać analizy i syntezy oraz praktycznie zrealizować sekwencyjne, asynchroniczne (z eliminacją zjawiska wyścigu) i synchroniczne układy logiczne z wykorzystaniem metod minimalizacji.

Z zakresu kompetencji społecznych:

- PEU_K01 Potrafi w sposób kompetentny działać samodzielnie oraz współdziałać w grupie opracowującej złożony projekt inżynierski.

TREŚCI PROGRAMOWE		
Forma zajęć - wykład		liczba godzin:
Wy1	Wprowadzenie. Ustalenie zasad zaliczenia. Algebra Boole'a. Podstawowe elementy i układy logiczne, ich oznaczenia i symbole.	2
Wy2	Postacie kanoniczne funkcji przełączającej i zasady ich minimalizacji.	2
Wy3	Projektowanie układów kombinacyjnych – metoda tablic Karnaugh'a. Eliminacja hazardu logicznego.	2
Wy4	Projektowanie układów kombinacyjnych metodą Quine'a Mc'Cluskey'a (wersja binarna i dziesiętna) oraz z wykorzystaniem multipleksa.	2
Wy5	Projektowanie układów kombinacyjnych metodą Quine'a Mc'Cluskey'a (wersja binarna i dziesiętna) oraz z wykorzystaniem multipleksa. (cd)	2
Wy6	Minimalizacja funkcji słabo określonych.	2
Wy7	Minimalizacja funkcji wielowyjściowych.	2
Wy8	Automaty sekwencyjne - podział, podstawowa charakterystyka, sposoby realizacji pamięci. Zasady projektowania automatów sekwencyjnych metodą tablic kolejności łączy.	2
Wy9	Przykłady projektowania automatów sekwencyjnych metodą tablic kolejności łączy z wyjściową nierealizowalnością tablicy.	2
Wy10	Automaty sekwencyjne o postaci Moore'a i Mealy'ego. Opisy automatów – wykresy czasowe, tablice przejść i wyjść, grafy. Zasady projektowania sekwencyjnych automatów asynchronicznych metodą tablic przejść i wyjść.	2
Wy11	Praktyczne przykłady projektowania sekwencyjnych automatów asynchronicznych metodą tablic przejść i wyjść. Eliminacja zjawiska wyścigu logicznego.	2
Wy12	Projektowanie sekwencyjnych automatów synchronicznych.	2
Wy13	Typowe układy przełączające, zasady projektowania i testowania z wykorzystaniem programów symulacyjnych i makiet dydaktycznych.	2
Wy14	Liczniki synchroniczne i asynchroniczne. Metody projektowania liczników dwójkowych i o pojemności różnej od 2^n .	2
Wy15	Rejestry przesuwne. Zasady działania i projektowania Konwertery kodów. Zasady działania i projektowania	2
suma godzin:		30

Forma zajęć - laboratorium		liczba godzin:
La1	Prezentacja regulaminu BHP i regulaminu wewnętrznego laboratorium. Ustalenie zasad zaliczenia przedmiotu. Ogólne zapoznanie się ze stanowiskiem laboratoryjnym: makietami dydaktycznymi i programem symulacyjnym.	1
La2	Projektowanie asynchronicznych układów sekwencyjnych metodą tablic przejść i wyjść. Realizacja przy użyciu bramek logicznych.	2
La3	Projektowanie asynchronicznych układów sekwencyjnych metodą tablic przejść i wyjść. Realizacja przy użyciu bramek logicznych. (cd)	2
La4	Projektowanie asynchronicznych układów sekwencyjnych metodą tablic przejść i wyjść. Realizacja przy użyciu przerzutników.	2
La5	Projektowanie asynchronicznych układów sekwencyjnych za pomocą tablic kolejności łączy.	2
La6	Multipleksery, demultipleksery, układy konwersji kodów.	2
La7	Projektowanie synchronicznych układów sekwencyjnych.	2
La8	Sumatory, komparatory, liczniki, rejestry.	2
suma godzin:		15

STOSOWANE NARZĘDZIA DYDAKTYCZNE
N1. Wykład informacyjny.
N2. Dydaktyczne makiety układów cyfrowych.
N3. Program symulacyjny układów cyfrowych.
N4. Sprawozdanie z wykonanego ćwiczenia.

OCENA OSIĄGNIĘCIA PRZEDMIOTOWYCH EFEKTÓW UCZENIA SIĘ

Oceny <i>F - formująca w trakcie semestru P - podsumowująca na koniec semestru</i>	Numer efektu uczenia się	Sposób oceny osiągnięcia efektu uczenia się
F1(W)	PEU_W01 PEU_W02 PEU_W03	uczestnictwo w zajęciach
F2(W)	PEU_W01 PEU_W02 PEU_W03	egzamin końcowy
P(W)	$P = 0,1F1 + 0,9F2$	
F1(L)	PEU_U01 PEU_U02 PEU_U03	aktywność na zajęciach
F2(L)	PEU_U01 PEU_U02 PEU_U03 PEU_K01	sprawozdanie
P(L)	$P = 0,3 F1 + 0,7F2$	

LITERATURA PODSTAWOWA I UZUPEŁNIAJĄCA**LITERATURA PODSTAWOWA:**

[1] Układy logiczne. Ćwiczenia laboratoryjne. Skrypt Politechniki Wrocławskiej pod red. Mirosława Łukowicza. Oficyna Wydawnicza Politechniki Wrocławskiej, Wrocław 2002

LITERATURA UZUPEŁNIAJĄCA:

- [1] Wilkinson B., Układy cyfrowe. WKŁ, Warszawa, 2000
- [2] Skorupski A., Podstawy techniki cyfrowej. WKŁ, Warszawa 2001
- [3] Kamionka-Mikuła H., Małyśiak H., Pochopień B., Układy cyfrowe. Teoria i przykłady. Wydawnictwo Pracowni Komputerowej Jacka Skalmierskiego. Wydanie III poszerzone. Gliwice 2001
- [4] Majewski W., Układy logiczne. WNT, Warszawa 1993

OPIEKUN PRZEDMIOTU

Janusz Staszewski, janusz.staszewski@pwr.edu.pl