

WYDZIAŁ ELEKTRYCZNY

KARTA PRZEDMIOTU

Nazwa w języku polskim:	Projektowanie układów logicznych
Nazwa w języku angielskim:	Design of logic circuits
Kierunek studiów (jeśli dotyczy):	Elektrotechnika
Specjalność (jeżeli dotyczy):	Control in Electrical Power Engineering
Stopień studiów i forma:	II stopień, stacjonarna
Rodzaj przedmiotu:	wybieralny
Kod przedmiotu:	ELR052136
Grupa kursów:	NIE

	Wykład	Ćwiczenia	Laboratorium	Projekt	Seminarium
Liczba godzin zajęć zorganizowanych w Uczelni (ZZU):	15		15		
Liczba godzin zajęć całkowitego nakładu pracy studenta (CNPS):	60		30		
Forma zaliczenia:	zaliczenie na ocenę		zaliczenie na ocenę		
Dla grupy kursów zaznaczyć kurs końcowy (X):					
Liczba punktów ECTS:	2		1		
w tym liczba punktów odpowiadająca zajęciom o charakterze praktycznym (P):			1		
w tym liczba punktów ECTS odpowiadająca zajęciom wymagającym bezpośredniego kontaktu (BK):	1.40		0.70		

WYMAGANIA WSTĘPNE W ZAKRESIE WIEDZY, UMIEJĘTNOŚCI I INNYCH KOMPETENCJI

1. Znajomość podstaw układów cyfrowych.
2. Znajomość praktycznej realizacji i weryfikacji działania prostych układów cyfrowych.
3. Potrafi myśleć i działać w sposób kreatywny.
4. Umie pracować w zespole.

CELE PRZEDMIOTU

- C1. Uzyskanie teoretycznej i praktycznej wiedzy o układach przełączających kombinacyjnych: postać kanoniczna, metoda Karnaugh, zjawisko hazardu.
- C2. Uzyskanie teoretycznej i praktycznej wiedzy o układach przełączających sekwencyjnych: metoda tablic kolejności łączy, automaty Moore'a i Mealy'ego, zjawisko wyścigu.
- C3. Poznanie metod przedstawiania warunków działania układu, wyboru metody projektowania, praktycznych metod syntezy i analizy oraz sposobów realizacji układów logicznych.

PRZEDMIOTOWE EFEKTY UCZENIA SIĘ

Z zakresu wiedzy:

- PEU_W01 Ma wiedzę w zakresie działania oraz metod analizy i syntezy kombinacyjnych układów logicznych.
- PEU_W02 Ma wiedzę w zakresie działania oraz metod analizy i syntezy sekwencyjnych układów logicznych.

Z zakresu umiejętności:

- PEU_U01 Potrafi dokonać analizy i syntezy oraz praktycznie zrealizować kombinacyjne układy logiczne z wykorzystaniem metody Karnaugh oraz wyeliminować zjawisko hazardu.
- PEU_U02 Potrafi dokonać analizy i syntezy oraz praktycznie zrealizować sekwencyjne asynchroniczne układy logiczne z wykorzystaniem metody tablicy kolejności łączy, automatów Moore'a i Mealy'ego oraz wyeliminować zjawisko wyścigu.
- PEU_U03 Potrafi dokonać analizy i syntezy oraz praktycznie zrealizować sekwencyjne synchroniczne układy logiczne.

Z zakresu kompetencji społecznych:

- PEU_K01 Potrafi w sposób kompetentny działać samodzielnie oraz współdziałać w grupie opracowującej złożony projekt inżynierski.

TREŚCI PROGRAMOWE

Forma zajęć - wykład		liczba godzin:
Wy1	Wprowadzenie. Ustalenie zasad zaliczenia. Algebra Boole'a. Podstawowe elementy i układy logiczne, ich oznaczenia i symbole.	2
Wy2	Projektowanie układów kombinacyjnych.	2
Wy3	Automaty sekwencyjne - podział, podstawowa charakterystyka, zasady projektowania.	2
Wy4	Projektowanie sekwencyjnych automatów asynchronicznych metodą tablic kolejności łączy.	2
Wy5	Automaty sekwencyjne - opisy automatów Moore'a i Mealy'ego.	2
Wy6	Automaty sekwencyjne - projektowanie.	2
Wy7	Realizacja sekwencyjnych automatów asynchronicznych z eliminacją zjawisk wyścigu i hazardu.	2
Wy8	Kolokwium zaliczeniowe.	1
suma godzin:		15

Forma zajęć - laboratorium		liczba godzin:
La1	Prezentacja regulaminu BHP i regulaminu wewnętrznego laboratorium. Ustalenie zasad zaliczenia przedmiotu. Ogólne zapoznanie się ze stanowiskiem laboratoryjnym: makietami dydaktycznymi i programem symulacyjnym.	2
La2	Projektowanie asynchronicznych układów sekwencyjnych metodą tablic przejść i wyjść. Realizacja przy użyciu bramek logicznych - część 1.	2
La3	Projektowanie asynchronicznych układów sekwencyjnych metodą tablic przejść i wyjść. Realizacja przy użyciu bramek logicznych - część 2.	2
La4	Projektowanie asynchronicznych układów sekwencyjnych metodą tablic przejść i wyjść. Realizacja przy użyciu przerzutników.	2
La5	Projektowanie asynchronicznych układów sekwencyjnych za pomocą tablic kolejności łączy.	2
La6	Multiplexery, demultiplexery, układy konwersji kodów, sumatory, komparatory, liczniki, rejestry - badanie wybranych układów.	2
La7	Projektowanie synchronicznych układów sekwencyjnych.	2
La8	Podsumowanie zajęć laboratoryjnych.	1
suma godzin:		15

STOSOWANE NARZĘDZIA DYDAKTYCZNE

- N1. Wykład informacyjny.
 N2. Dydaktyczne makiety układów cyfrowych.
 N3. Program symulacyjny układów cyfrowych.
 N4. Sprawozdanie z wykonanego ćwiczenia.
 N5. Praca własna studenta.

OCENA OSIĄGNIĘCIA PRZEDMIOTOWYCH EFEKTÓW UCZENIA SIĘ

Oceny <i>F - formująca w trakcie semestru P - podsumowująca na koniec semestru</i>	Numer efektu uczenia się	Sposób oceny osiągnięcia efektu uczenia się
F1(W)	PEU_W01 PEU_W02	Obecność na wykładach
F2(W)	PEU_W01 PEU_W02	Kolokwium zaliczenie
P(W)	$P=0,1F1+0,9F2$	
F1(L)	PEU_U01 PEU_U02 PEU_U03 PEU_K01	Aktywność na zajęciach laboratoryjnych
F2(L)	PEU_U01 PEU_U02 PEU_U03 PEU_K01	Oceny sprawozdań z ćwiczeń lab.
P(L)	$P=0,3F1+0,7F2$	

LITERATURA PODSTAWOWA I UZUPEŁNIAJĄCA
--

LITERATURA PODSTAWOWA:

- | |
|--|
| <ul style="list-style-type: none">[1] Mano M. Morris, Digital design (second edition), Prentice-Hall Int., Inc., Englewood Cliffs, New Jersey, 1991.[2] M. Morris Mano, C. R. Kime: Logic and computer design fundamentals, Pearson Prentice-hall Int., 2004, 3rd ed.[3] Tocci R.J., Digital Systems. Principles and applications, Prentice-Hall Int., Inc., London, 1988. |
|--|

LITERATURA UZUPEŁNIAJĄCA:

- | |
|---|
| <ul style="list-style-type: none">[1] Układy logiczne. Ćwiczenia laboratoryjne. Skrypt Politechniki Wrocławskiej pod red. Mirosława Łukowicza. Oficyna Wydawnicza Politechniki Wrocławskiej, Wrocław, 2002[2] Wilkinson B., Układy cyfrowe. WKŁ, Warszawa, 2000[3] Skorupski A., Podstawy techniki cyfrowej. WKŁ, Warszawa, 2001[4] Kamionka-Mikuła H., Małysiak H., Pochopień B., Układy cyfrowe. Teoria i przykłady. Wydawnictwo Pracowni Komputerowej Jacka Skalmierskiego. Wydanie III poszerzone. Gliwice 2001. |
|---|

OPIEKUN PRZEDMIOTU

Justyna Herlender, justyna.herlender@pwr.edu.pl
